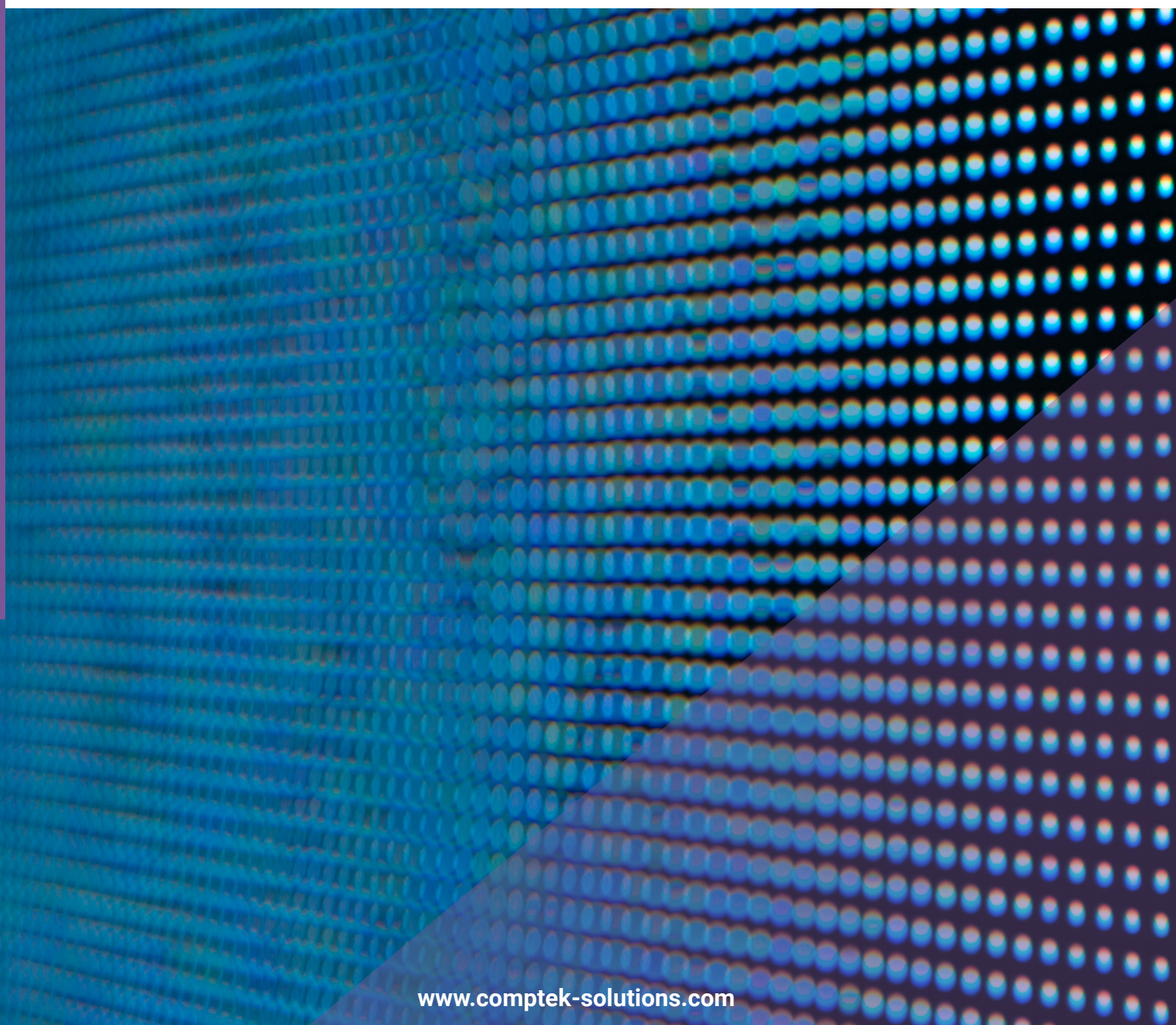
μLEDs的钝化-下一代显示器

白皮书 Jouko Lång, CTO | Comptek Solutions
翻译：陈文权



用于新一代显示器最先进的原子级钝化

在过去十年，显示技术一直面临重大发展和中断。就在今天，microLED 技术的应用为基于发射原理的显示器开启了一个新的篇章。相较于传统显示技术，它可以提供更好的图像质量，更高的对比度、更宽的色域、更快的响应时间和更低的功耗。

目前，应用于各种手机，电视，VR/AR耳机等移动设备的主流显示技术主要包括背光照明液晶显示器（LCD）、有源矩阵驱动的有机发光二极管显示器（AMOLED）和基于投影的硅基液晶 (LCOS) 技术等。

由于虚拟现实、增强现实和混合现实应用以及汽车行业推动的需求增加和前所未有的要求，显示行业再次迎来重大转折点。例如，真正的高保真AR体验需要达到10k-50k尼特的亮度显示水平，才能使显示图像匹敌室外环境光。这比目前任何传统“移动设备”LCD/OLED 显示器所能提供的亮度显示都要高出一个数量级以上。

基于microLED技术的显示器被认为是发光显示器所能提供的终极产品。类似于传统固态照明 LED，microLED 显示器的发光像素也是由无机半导体材料制成。但不同的是，它不是以毫米为单位来度量芯片的尺寸，而是将单个 LED 芯片加工到微米尺寸，以构造出显示像素/子像素，然后将其连接到硅和/或 LTPS 驱动电子背板上 。 应用于microLED的材料是 III-V 族化合物半导体，例如 GaN、InGaN 和 InGaAlP。 从理论上讲，与最先进的 OLED 显示器相比，基于化合物半导体的 microLED 显示器可以实现更低的功耗、更宽的色域、更快的响应时间、更高数量级的亮度以及更好的环境稳定性和更长的寿命。这些优越的特性可以满足对下一代显示器急剧增加的要求。这这些优势也成为使microLED技术应用于各种应用领域的关键因素，许多公司，特别是苹果、三星、LG 和 Facebook，正在投资基于 microLED 的显示技术。根据 Mordor Intelligence (2021)，预测到2026年，microLED 市场价值将达到 116 亿美元。

有哪些瓶颈？

尽管具有空前的理论性能和“终极显示器”的保证，但microLED显示器在实现高质量、高良率和可量产的方面仍然存在许多障碍，包括 LED 从基板到背板的传质、低功率效率，芯片均匀性和检查/维修等。但值得注意的是，其中许多问题最近都已得到解决。通过引入最先进的 MOCVD 外延工具和 CMOS 级制造环境，晶圆级外延质量得到了显著提高，从而减小了整个晶圆上 microLED 发射波长的偏差。此外，芯片转移/晶圆键合工艺已经通过不同的方法取得了一定程度的成功。

要实现基于微型 LED 的显示器，目前主要未解决的挑战之一是当芯片尺寸减小时，LED 效率降低的问题。理论上讲，与 基于OLED的显示器相比，基于 microLED 的显示器的功率效率可以高出数倍。高效率在可穿戴设备、手机和HMD等电池驱动的设备中尤为重要。

从概念上讲，最理想的情况是将 LED 中注入的电流以尽可能高百分比的用于光产生中，并且从器件中尽可能大部分的提取出该生成的光。这就意味着外部量子效率 (EQE) 必须要尽可能的高。然而，实际情况却大不相同。 图 1 展示了当 microLED 尺寸缩小时，外部量子效率降低的状况。值得注意的是，EQE 峰值下降的非常明显并且整个 EQE 曲线向着更高的电流密度移动。这致使实现具有小像素尺寸和高 PPI的microLED显示器存在巨大困难。

因于与缺陷相关的非辐射复合。

LED 效率

一般而言，microLED 的外部量子效率（EQE）受以下因素影响：
1) 注入效率：注入的载流子到达有源多量子阱区的能力。
2) 辐射复合效率：有源区载流子辐射复合和产生所需波长的光子的能力。
3) 提取效率：产生的光子从半导体中逸出的能力

因素1，2决定了microLED 的内部量子效率(IQE)，因为提取效率是与电流密度无关的因素，所以它们是导致图1中观察到的尺寸相关行为的主要因素。 因素2包括辐射复合路径和非辐射复合路径，通常在 ABC 形式化模型中进行描述（Karpov, S., Opt Quant Electron 47, 1293–1303 (2015)）。

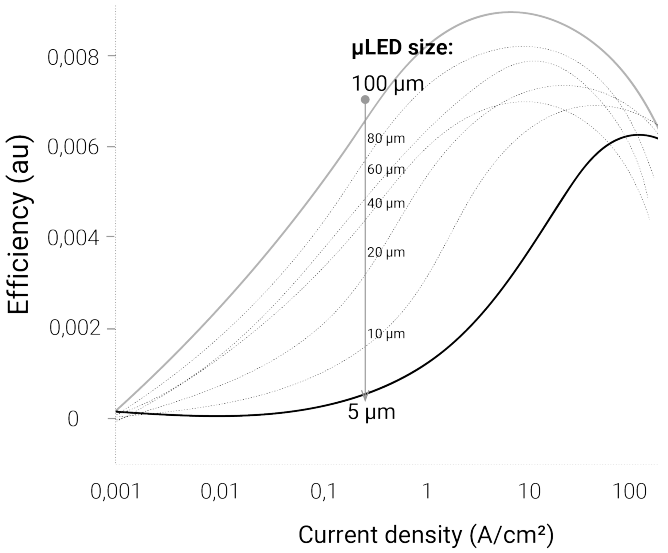


图 1. LED 效率与不同尺寸台面中的电流密度的函数，给出了效率下降与 LED 芯片尺寸之间的关系

从 ABC 模型可以明显看出，缺陷相关的 Shockley-Read-Hall (SRH) 复合主要存在于低载流子浓度，而俄歇非辐射复合在高载流子浓度下占主导地位，是高电流密度下的效率下降的主要的原因。

如前文所述，在最先进的 microLED 设备中，EQE 似乎随着芯片尺寸的减小而降低，并且EQE峰值向高电流密度移动。EQE下降在低电流密度下最为突出（这意味着有源区的载流子密度也很低），因此，小发射器的性能受损主要归因于 SRH 类型的非辐射复合项控制半导体带隙中具有深和/或浅能级的任何类型的缺陷相关复合路径，例如源自大块材料和/或 LED 芯片表面的缺陷。因为与块体相关的 SRH 复合不应该表现出任何与器件尺寸相关的行为，所以结果证明 microLED 台面侧壁的表面复合是影响效率下降的主要因素。众所周知，随着 LED 尺寸的缩小，器件的比表面积会相应的增加，因此，材料表面的质量对器件性能起到非常重要的作用。

III-V 族材料中氧化诱导的侧壁缺陷

MicroLED 通常使用复杂的蚀刻和光刻技术进行处理，例如涉及电感耦合等离子体反应离子蚀刻 (ICP-RIE) 来形成 microLED 台面。这种等离子体工艺本身会对半导体表面造成原子级结构损伤，并且增加了来自工艺气体/等离子体中的杂质和残留物。除了等离子体引起的损伤外，众所周知，III-V 族材料在暴露于有氧环境中（比如环境空气）时会产生质量较差的氧化物。 与具有天然优质氧化物和低缺陷态密度界面的硅不同，无论从结构和还是电子结构的角度来看，III-V 族氧化物都具有较差的特性。原子级键无序、悬空键和混合的 III 族和 V 族氧化物是III-V 族氧化物的本质特征；图2给出了这种劣质氧化表面的例子。

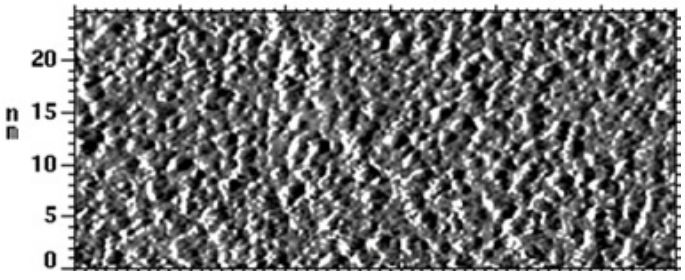


图 2. III-V 族氧化物表面的扫描隧道显微镜图像

了解 III-V 族表面原子级特性以及修改它们的能力对于提高 microLED 性能至关重要。当形成一个表面（是台面侧壁或只是低指数（001）表面）时，它倾向于通过“动力学可及”的方式将其表面能最小化。根据公认的半导体表面物理方法，III-V 族化合物半导体表面倾向于通过遵循通用原则来最小化表面能（Bechstedt, F.Principles of Surface Physics, Springer, 2003:

一、最小化悬空键数
二、 趋向于半导体表面

第一个原则是通过再杂化或将悬挂键转化为没有电子的非键合轨道来使部分占据的表面悬挂键饱和。这是通过原子弛豫或表面重建来实现的。即与本体相比，表面结晶的周期性发生变化，通常对称性较低，但本质上仍然是结晶。

第二个原则强调表面形成半导体电子结构的趋势。它通常由清洁 III-V 族化合物半导体的电子计数模型 (ECM) 或吸附质诱导的 III-V 族表面结构的广义 ECM 来描述。(Zhang et. al., Phys. Rev. Lett. 97, 126103 (2006))。 ECM 植根于键合价电子与晶体中标称键的等分分配。

III-V 族材料的氧化是一种高放热反应。 例如，从GaAs (-67.8 kJ/mol) 与 Ga2O3 (-999.7 kJ/mol) 的吉布斯形成能可以看出，当 III-V 族材料暴露于有氧的环境中时能量会悬崖式的降低。在整个微型 LED 制造工艺流程时，这种强烈的表面反应性是一个非常大的挑战。

如前文所述，氧化的 III-V 族表面具有非常低的能量，但它缺乏原子级的协调/对称性。 此外，键无序与部分占据的悬空键在半导体的带隙中产生的状态连续集密度（图 3）使表面呈金属性而非半导体性。这可以通过测量氧化的 III-V 表面的光电子价带光谱得出（图 4），其中来自费米能级清晰的光电子发射表明表面是金属。

MicroLED 侧壁表面的氧化在台面形成后便已发生，即当处理过的晶片从 ICP 反应器中取出的时候。在 micro-LED 制造过程中，处理后的晶圆暴露在含氧环境中是不可避免的。 从图5. 高分辨率明场 TEM 图像中可以看出，在侧壁上形成了大约 2-5nm 厚的非晶氧化物。

MicroLED 台面侧壁上的这种劣质氧化物及其相关无序引起的间隙状态是 SRH 类型非辐射复合和漏电流的最大来源，因此降低了micro-LED 器件中的光输出。
适当的钝化侧壁对实现具有所需性能和像素尺寸

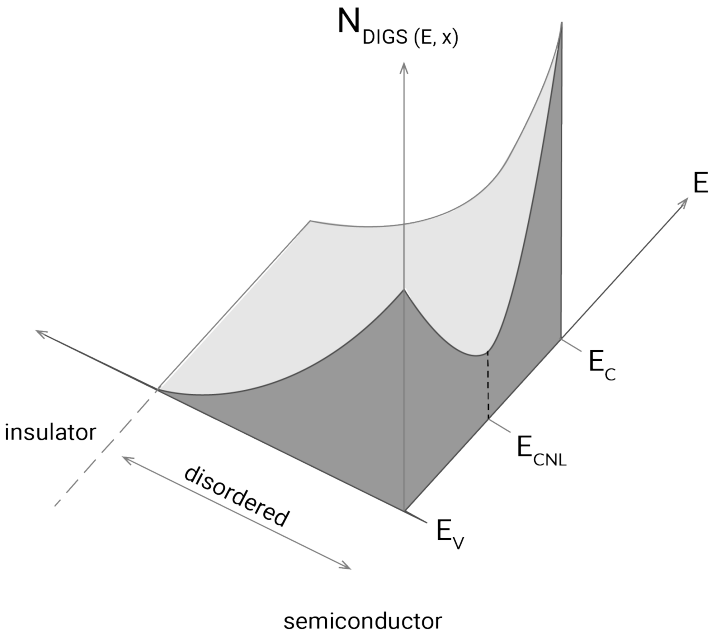


图 3. 半导体带隙中的缺陷态密度连续集

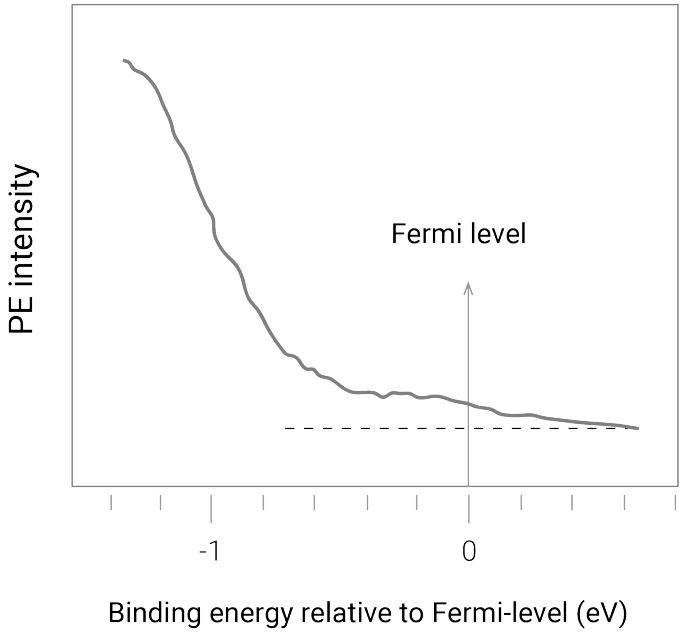


图 4. 氧化的 III-V 表面的价带光谱

的节能型 microLED 显示器至关重要。

目前，行业上采用的是基于化学清洁和/或外涂层沉积的钝化方案，这通常是通过 PECVD 或 ALD的方式在台面表面及其侧壁生长某种形式的金属氧化物（例如 Al2O3、SiO2）。 然而，该方法不能产生高质量的钝化效果，并且侧壁缺陷态的密度仍然很高。 值得注意的是，金属氧化物沉积过程中会导致薄的具有高密度无序相关界面缺陷的非晶氧化物III-V/介电界面的形成。

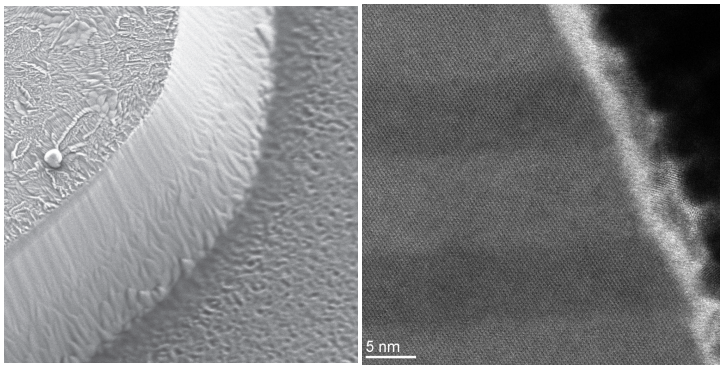


图 5. MicroLED 侧壁的 SEM 图像和 MQW 区域的高分辨率 TEM图像显示了侧壁处的氧化物质量较差

通过最先进的表面工程获得高质量且稳定的结晶氧化物

Comptek Solutions 开发了一种革命性的方法，使用最先进的原子级表面工程工艺来克服 microLED 制造中的有害侧壁缺陷问题。Comptek 的专利技术 – KontroxTM – 将 III-V 族表面转化为具有低缺陷密度的高质量结晶氧化物。 图 6 给出了此类表面改性的示例。 通过使用扫描隧道显微镜测得(100)-III-V 表面上的天然氧化物显示出无定形结构。经过 Kontrox 处理过的表面在原子尺度上显示出高质量的晶体结构，相同的结果也可以通过低能电子衍射 (LEED) 测得。 所得到的结晶氧化物表面由几个单层厚的 III 族和 V 族氧化物组成，具有非常低的表面能和更少的缺陷态。

由于没有键无序及相关的表面状态，用 Kontrox 处理过的表面已被证明具有非常低的表面/界面缺陷状态密度。Comptek 技术可将这些氧化的化合物半导体表面的缺陷态密度降低高达 98%（通过电容电压测量）。

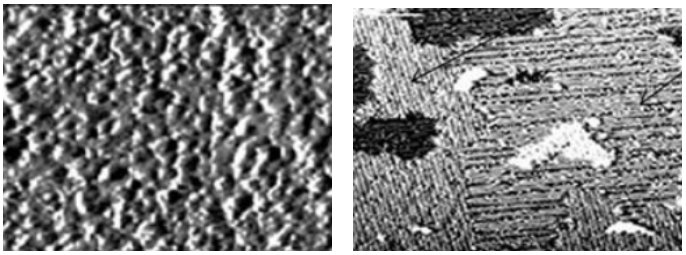


图 6. III-V 族天然氧化物表面与使用 Kontrox 后形成的III-V 族结晶氧化物表面的扫描隧道显微镜图

如前所述，能量最低的半导体表面倾向于保持半导体电子结构。尽管表面能也很低，但对于典型的 III-V 族氧化物表面不会出现这种情况。另一方面，用 Kontrox 处理过的 III-V 族表面显示出如图 7 所示的半导体电子结构。比如，通过VB PES 测量显示费米能级没有光电子发射。半导体能带结构还说明了与劣质天然氧化物相比，晶体氧化物结构可能具有更低的表面能。事实上，Comptek 已经证实经 Kontrox 处理过的表面对环境空气暴露和高温退火都具有非常好的稳定性。

值得注意的是，Kontrox 处理过的半导体层还可以经受住一些苛刻的前体化学品，例如在原子层沉积 (ALD) 生长中，允许在先进的 III-V 基器件上制造完美的 III-V/ALD 界面。

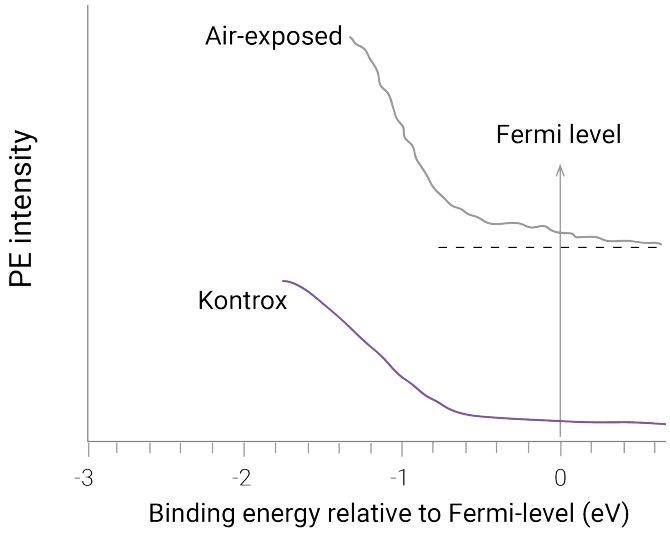


图 7. 暴露在空气中的 III-V 族表面和 Kontrox晶体氧化物表面的价带光谱

使用 Kontrox 实现空前的 microLED 性能水平

如前文所述，microLED 侧壁上非辐射复合的最大根源是带隙中具有高密度缺陷态的劣质氧化物。许多不同的材料层侧壁暴露在空气中并因此而被氧化，这会影响 microLED 的整体 IQE；MQW 层是最关键的区域。Kontrox 通过生成高质量的 III-V 族表面氧化物，为实现用于下一代显示器的高效 microLED 发射器开辟了一条全新的途径。最大的挑战之一是在有源 MQW 区域制造具有 InGaAlP 的优质天然红色 microLED。 根本原因在于InGaAlP 基材料中铝的含量过高以及由此产生的含铝层对氧化的高反应性。

Comptek Solutions 是有史以来第一个在基于 InGaAlP材料上实现了结晶氧化物的形成（如图 8 中的 RHEED 图案所示）。
样品通过MOCVD 的方法生长且最顶层为 InGaAlP 层；天然氧化物在样品形成后自然生成。Comptek 应用了复杂的清洁工艺去除材料表面的天然氧化物，并形成干净的 InGaAlP (100) (4x2) 表面重建。经过Kontrox处理后，表面对称性变为晶体 (3x1) 氧化物结构。

将类似的工艺应用于有源区具有 InGaAlP 的红色 microLED，可显著提高 LED 性能。 例如，经过 Kontrox 处理的 10 μm microLED 台面显示少数载流子寿命明显增加，表明非辐射复合减少（图 9 ）。

此外，经过Kontrox处理，由于非辐射复合的减少，小的红色microLED的效率得到了明显的提升（图 10）。5μm 红色 microLED 的EQE峰值比处理前增加了 300%。

通常形成晶体氧化物的先决条件是具有良好晶体结构的干净起始表面。然而，ICP-RIE 工艺往往会产生结构损伤，在这种情况下，可以在钝化前进行表面处理工艺。例如，可以通过湿化学和/或干等离子体工艺来进行侧壁的刻蚀。图 11给出了这种表面处理的结果。比如，通过使用碱性化学品对GaN基的器件进行刻蚀，可以形成高质量 m 面。进而运用Kontrox技术在这些清晰的晶面上形成结晶氧化物，从而显著地减少 microLED 侧壁上的复合。

图 12 中可以看到芯片尺寸相关效率的惊人变化：不同尺寸 microLED 的效率被标准化为最先进的 80 μ m蓝芯片效率。例如与 80 μ m 的 LED 相比，5 μ m LED的效率通常只有其30%。然而，通过使用Kontrox技术，峰值效率的尺寸相关性几乎被消除，与 80 μ m 的芯片相比，即使是

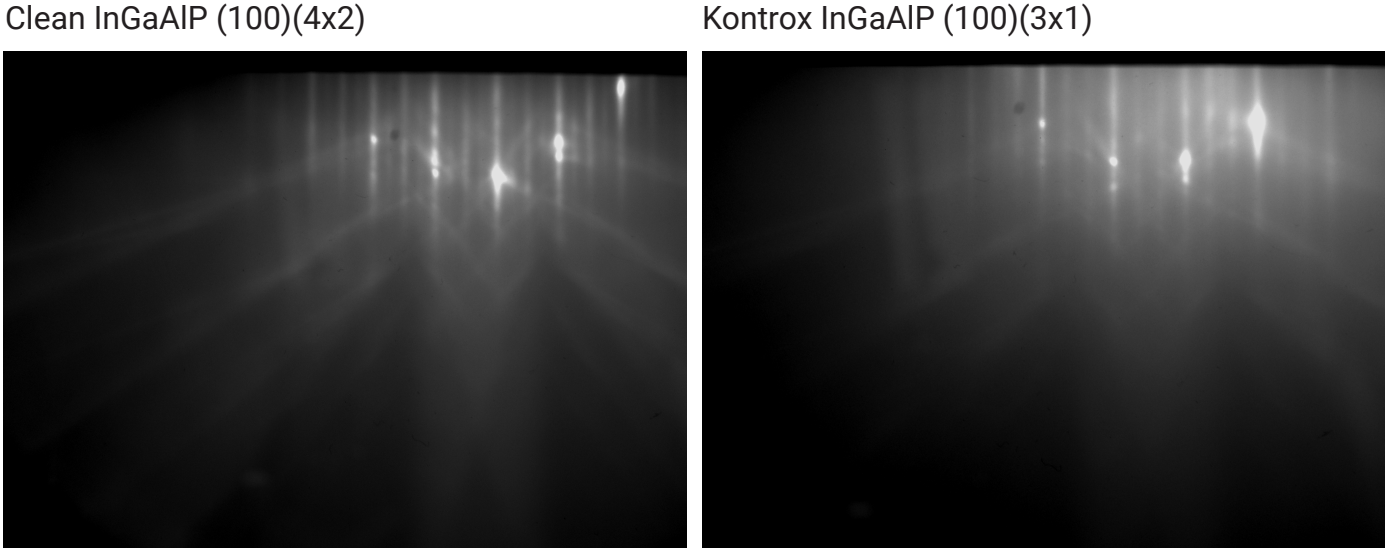


图 8. 清洁过的InGaAlP(100) 表面的 RHEED 图-显示 (4x2) 重建（x2 方向未显示）和Kontrox 处理后的 RHEED 图-显示表面重建转变为 (3x1) 结晶氧化物

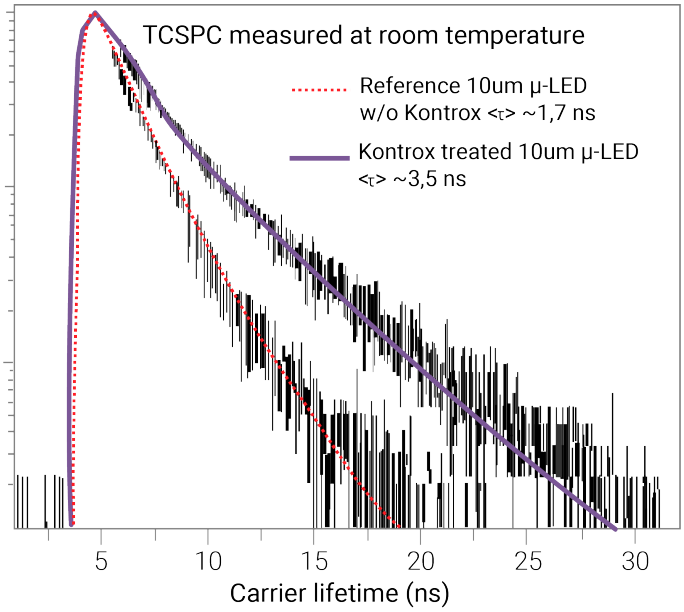


图 9. 10 μ m microLED 中少数载流子的寿命

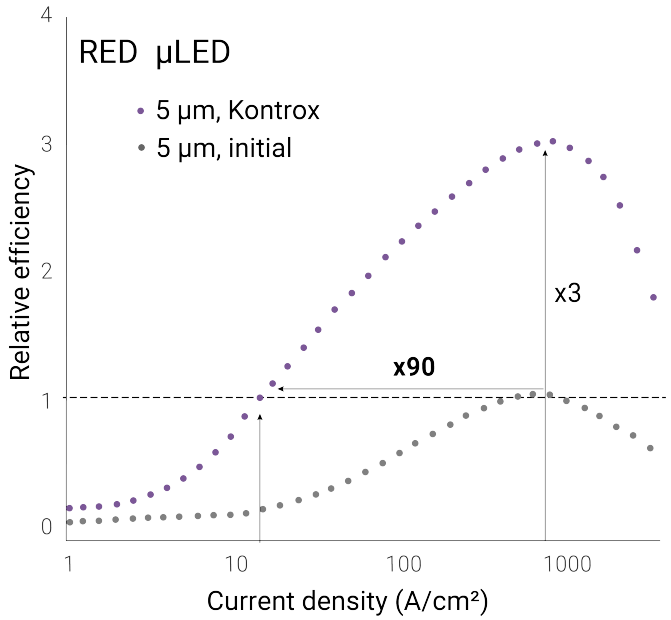


图 10. Kontrox 技术对5 μ m microLED 效率的提升

5 μ m 的芯片也能达到 80% 的效率。此外，经过处理的芯片的性能分布要比原来要窄得多，这对减少 microLED 显示器制造流程中所需的成本高昂的分档具有重要意义。

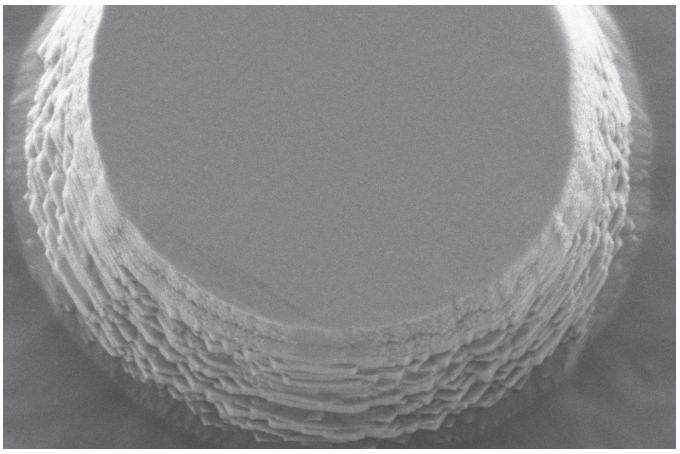


图 11. Comptek 表面制备工艺后 GaN LED 侧壁的 SEM 图像，显示芯片不同层中清晰的晶体结构

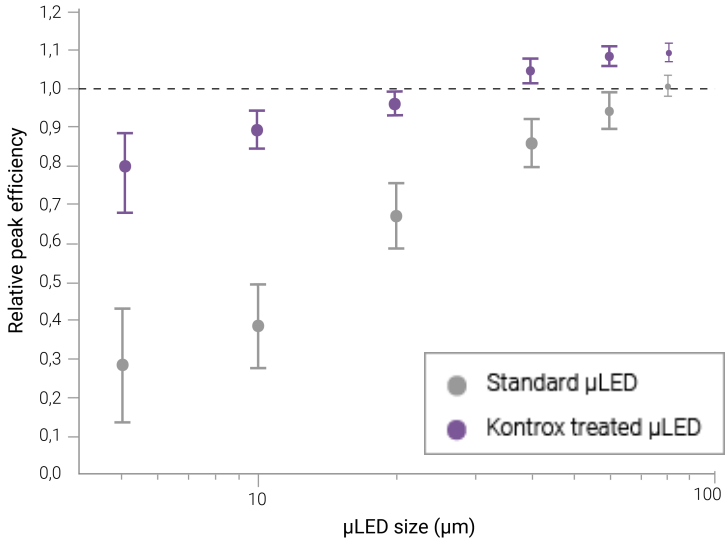


图 12.相对于最先进的80 μ m芯片，microLED 的尺寸依赖效率

总结

基于无机 III-V 材料的 microLED 技术是目前实现下一代高分辨率和高亮度显示的唯一可行的选择。由于芯片侧壁的缺陷密度高，导致小尺寸芯片的MicroLED效率低下。为了满足未来显示器对分辨率和性能的严格要求，需要先进的钝化技术来钝化microLED 芯片以减少侧壁非辐射复合并提高效率。 通过应用最先进的 III-V 族表面原子级工程技术，Comptek Solutions 已经证实Kontrox 技术提供了前所未有的 III-V 族表面质量和低缺陷密度，从而显著地提高了 microLED 的性能。这种新颖的工艺为实现具有所需效率的下一代显示器开辟了一条新途径。

© Comptek Solutions Oy 2021。版权所有。

此处包含的信息旨在描述 Kontrox™ 技术解决方案的现状，可能不会始终反映未来的产品和/或工艺配置。Kontrox™ 是 Comptek Solutions Oy 的注册商标。

有关 Comptek Solutions 的更多信息，请访问 www.comptek-solutions.com。

Comptek Solutions Oy
Voimakatu 14
FI-20520 Turku, Finland
Tel. +358 (0) 442404004